

2002-2003

Contexte et objectifs du projet:

SOI wafers

UNIBOND® Products
SOI: Silicon On Insulator

From 4" to 12" SOI

SOI Wafer

SOI Layer
Insulator
Mechanical Support (99,9%)

Monocrystalline Silicon
Si film 230 nm
Silicium Dopaillé
SiO2 film 50 nm
Monocrystalline Silicon
Si film 50 nm

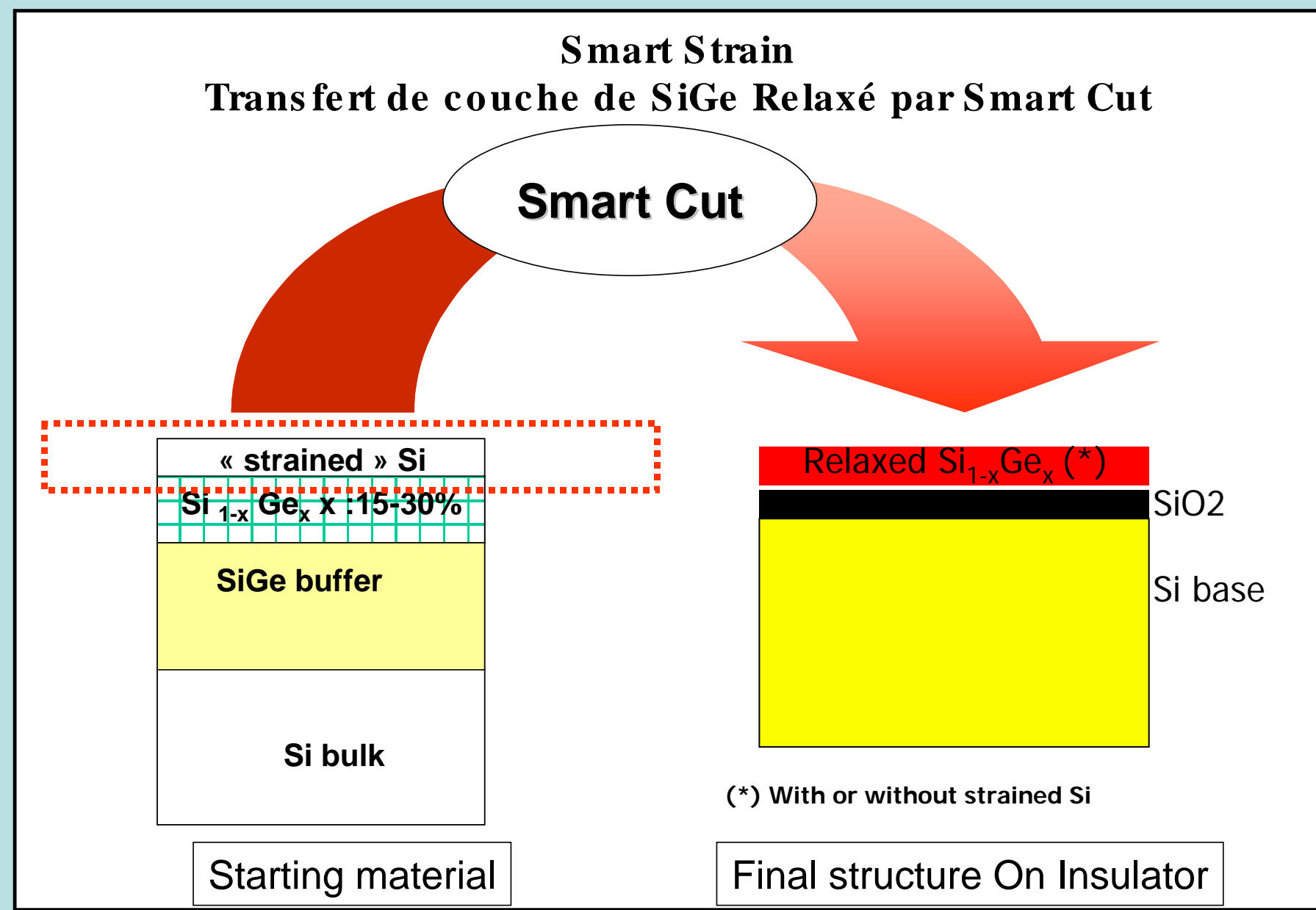
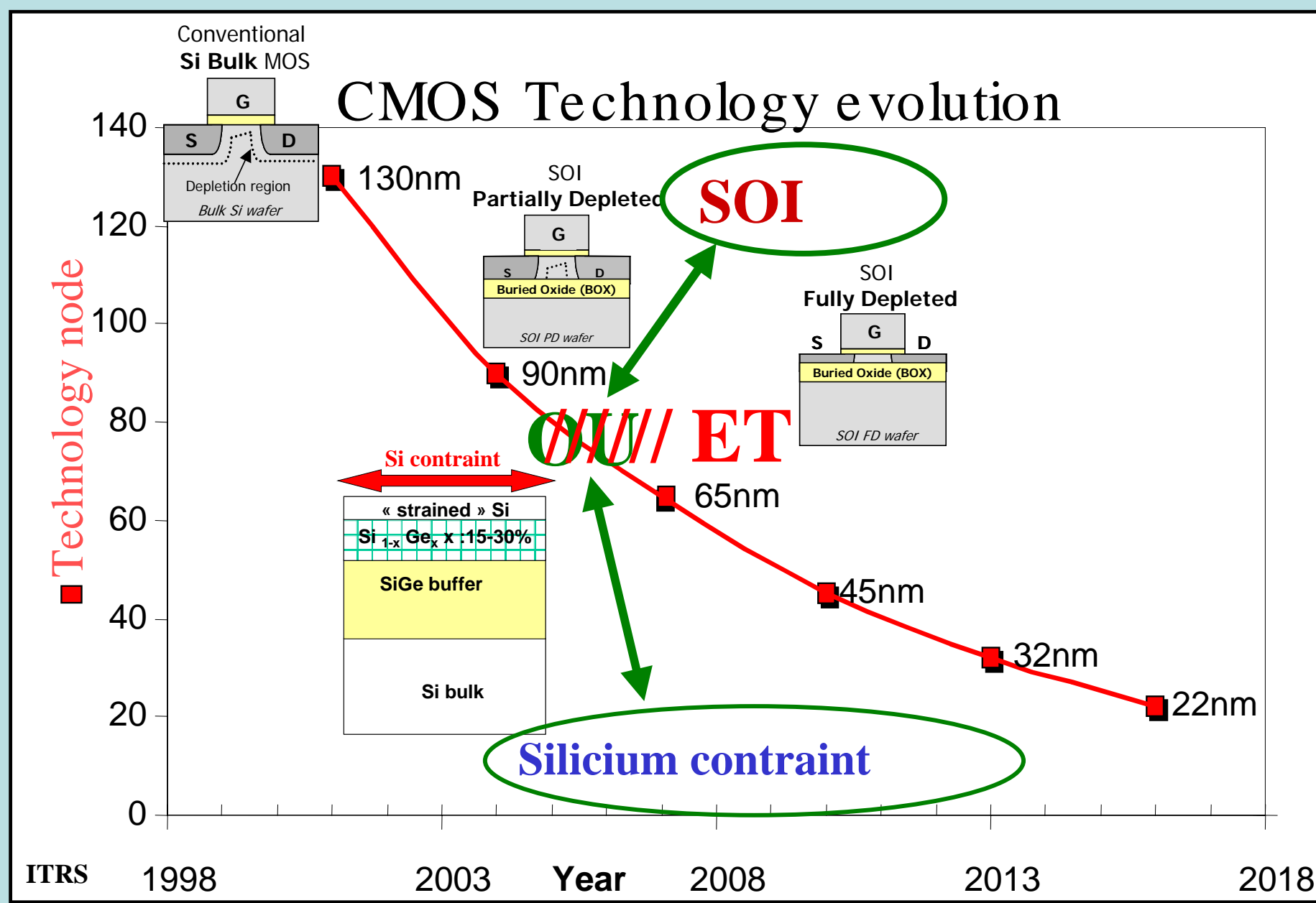
Wafer level strained silicon

Global strain
Tensile Silicon by Epi Growth onto relaxed SiGe

- Wafer level strain
- Bi-axial strain
- Complex buffers (graded and others)
- Strain increases with Ge content
- Strain increases with SiGe relaxation
- Critical thickness

Fig. 4. Mobility enhancement vs. strain and (Ge) in strained Si relaxed SiGe MOSFETs at 1e13 cm⁻² carrier concentration. Hole mobility enhancement requires large amount of strain.

Combining SOI and strained Si



Smart Strain: Objectifs

Un projet matériau sur le substrat « silicium contraint sur isolant »:

- Enclencher la suite du SOI et du SiGe en les combinant
- Valider le concept matériau
- Comparer plusieurs filières matériau basées sur le transfert de couche (Smart Cut)
- Intervention d'un end-user privilégié (ST)
- Aboutir à une capacité d'échantillonnage des premiers prototypes
- Phase préliminaire incontournable à toute action dispositifs

Exemple de structures visées:

- Si contraint (< 200 Å)
- Si_{1-x}Ge_x relaxé (le plus fin possible : 0 à 500 Å) *
- Oxyde enterré (2000 Å ; puis 200 à 500 Å à terme)

* et non plusieurs jms, sans couche tampon défectueuse, comme il en est l'usage

→ Prolongement, en cas de succès, dans un projet lié à la réalisation de transistors/circuits sur substrat silicium contraint sur isolant

Deux approches évaluées : SGOI et sSOI

Substrat 200mm SGOI Smart Cut

1. SGOI

Silicium contraint réalisé après transfert de couche

s-Si
r-Si_{1-x}Ge_x
BOX
B
Si base

TEM

Si contraint 18 nm
SiGe relaxé 33 nm
Oxyde enterré 267 nm
Silicium support 400 nm

UV Raman

Réalisation de substrats sSOI

2. s-SOI

Silicium contraint réalisé sur le substrat donneur initial

s-Si
BOX
Si base
B

SiGe Strain d Si
BOX
Si substrate

Réalisation de substrats sSOI - Enlèvement du SiGe -

Strained Si on insulator

SiGe Strained Si
BOX
Si substrate

Mesure de contraintes par Spectroscopie Raman

Resonant Raman scattering (E₁, 4.4 eV)

Strained SOI
Bulk Si reference
Si_{0.8}Ge_{0.2}

- La contrainte est maintenue lors du transfert Smart-Cut
- La contrainte est maintenue lors de l'enlèvement du SiGe

Conclusions / perspectives

“Approche 1” versus “Approche 2”

- **Approche 1 (SGOI)**
 - Faisabilité démontrée au niveau du matériau
 - PLUS: La contrainte est en permanence maintenue par une sous-couche de SiGe
 - MOINS: les transistors (fabrication et fonctionnement) devront cohabiter avec une sous-couche SiGe
- **Approche 2 (sSOI)**
 - le silicium peut garder sa contrainte uniquement grâce à l'interface de collage
 - PLUS: Pas de sous-couche de SiGe, pas de souci de diffusion de Ge, directement transposable à partir du SOI (une seule couche)
 - MOINS: attention aux traitements trop agressifs pour le maintien de la contrainte
- **Choix ?**

Conclusions et perspectives

- Montage du projet**
- Problématique initiale: SOI ou silicium contraint
 - Combiner deux sauts technologiques en un (SOI ET silicium contraint)
 - Concept basé au niveau du matériau sur la technologie Smart Cut
 - Projet Smart strain: Projet MATERIAU préliminaire
 - Deux approches: AVEC ou SANS sous-couche de SiGe
- Au cours du projet (Objectifs):**
- Approche 1 (SGOI) démontrée au niveau matériau
 - Approche 2 (sSOI) démontrée au niveau matériau
 - Choix entre les deux approches → deux approches complémentaires!
 - Capacité d'échantillonnage: A de très petits niveaux pour une qualité "prototype"
- Perspectives**
- Développement de chacune des filières matériau
 - Passage à une deuxième phase au niveau de la technologie des transistors:
 - Adéquation matériau et transistors
 - Mise à profit pour ST/LETT de la technologie

Le partenariat

- 6 Partenaires:**
- 2 technologies (le SiGe et le SOI)
 - 2 industriels complémentaires (matériau + end-user)
 - Le LETI (support expertise Matériau SiGeOI par Smart-Cut + réalisation épitaxiales SiGe spécifiques + Caractérisations + développement de briques de base technologiques)
 - 3 laboratoires universitaires/CNRS pour l'expertise et les caractérisations spécifiques au SiGe/Si contraint

	SOITEC	ST	LETT	IEF	CEMES	LPST
Substrats SOI / Smart-Cut	XX	/	XX	/	/	..
Caractérisations SOI	XX	/	XX	/	X	..
Briques technos Si/SiGe	X	XX	XX	/	/	..
Circuits SOI	/	XX	XX	/	.	.
Épitaxies SiGe/Si contraint	..	XX	XX	/	/	/
Caract SiGe / Contraintes	..	XX	X	XX	XX	XX