

micro et nanoélectronique
microsystèmes
intelligence ambiante
biologie et santé
chaîne de l'image



2008

Simulation multi-échelle des dispositifs à nanotubes de carbone et évaluation de leur potentiel

François Triozon

leti

MINATEC®

INSTITUT
CARNOT
CEA LETI



cea

Résumé

- Le projet ACCENT
- Les types de transistors à nanotubes (CNFETs)
- Exemple : CNFET à double grille
 - Intérêt : porte logique reconfigurable
 - Modélisation compacte
- Validation des modèles compacts : modélisation physique du transport
- Simulation atomistique des contacts

Projet ACCENT

« Action Calcul Composants En NanoTubes »

Echelles de modélisation :

atomistique
(Ab initio)

fonctions de Green,
Monte-Carlo...

compacte

comportementale

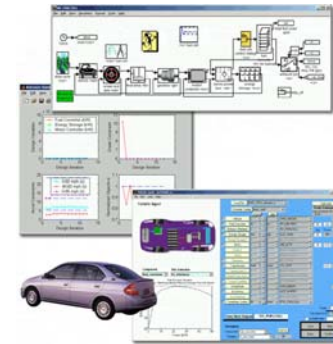
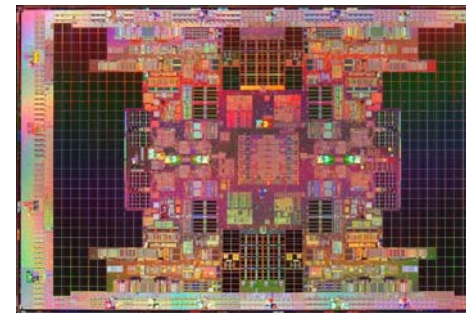
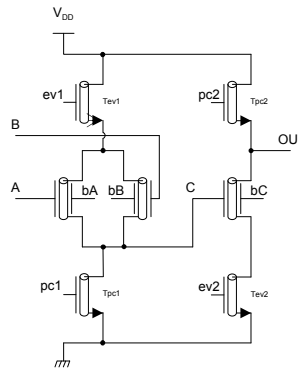
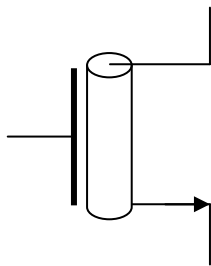
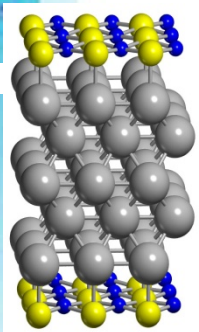
systèmes

100aines
d'atomes

1 transistor

100aines de
transistors

1 000 000
transistors



Partenaires

Simulation Monte Carlo des dispositifs



IEF Orsay

Philippe Dollfus

Sylvie Retailleau

Nguyen Huu Nha

Damien Querlioz (→ Stanford)

Calculs ab initio

LPMCN Lyon

Christophe Adessi

Manuel Cobian

Institut Néel Grenoble

Xavier Blase



Modélisation compacte et simulation de circuits

IMS Bordeaux

Cristell Maneux

Sébastien Frégonèse

Johnny Goguet

Montassar Najari

Thomas Zimmer



let

Simulation du transport quantique

CEA Grenoble

...phan Roche (DSM/INAC)

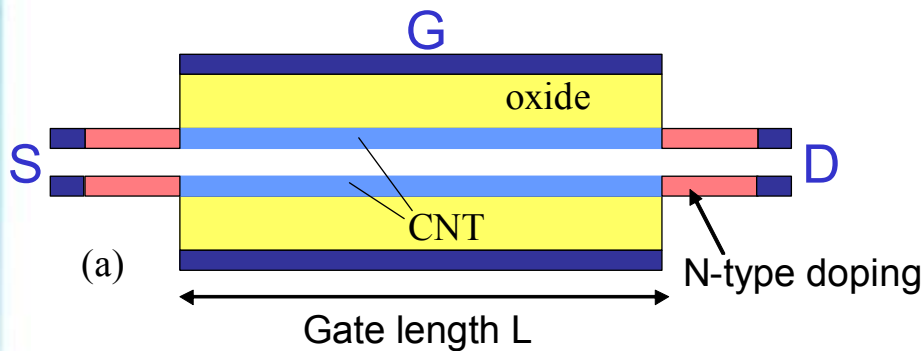
Alejandro Lopez-Bezanilla

François Triozon

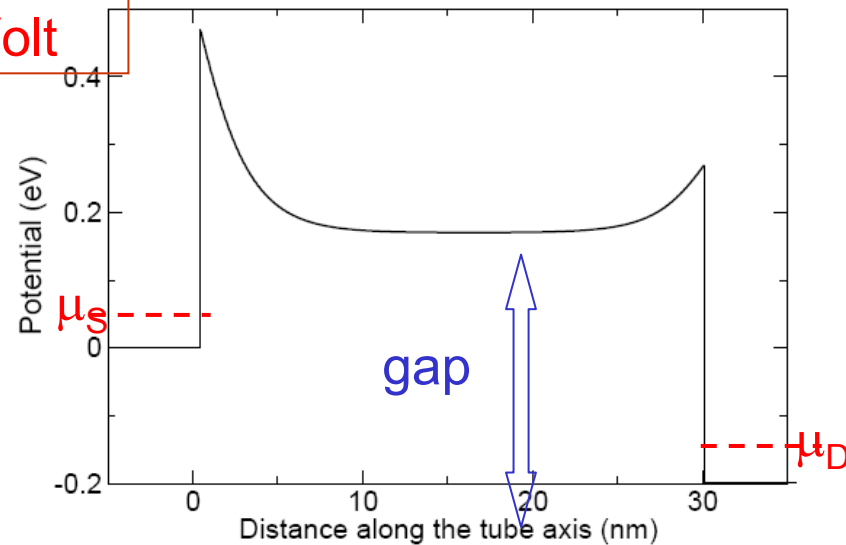
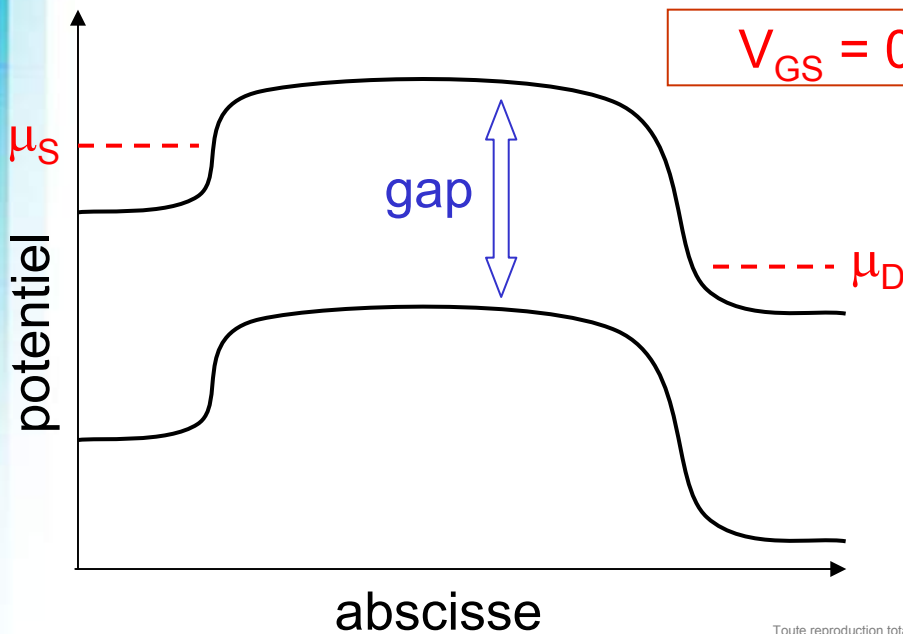


Deux types de transistors à nanotubes

CNFET à contacts ohmiques conventionnel, « MOS-like »

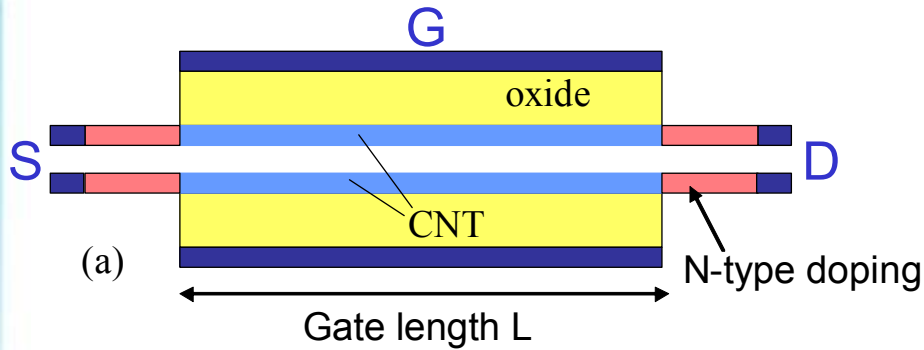


CNFET à contacts Schottky SB-CNFET

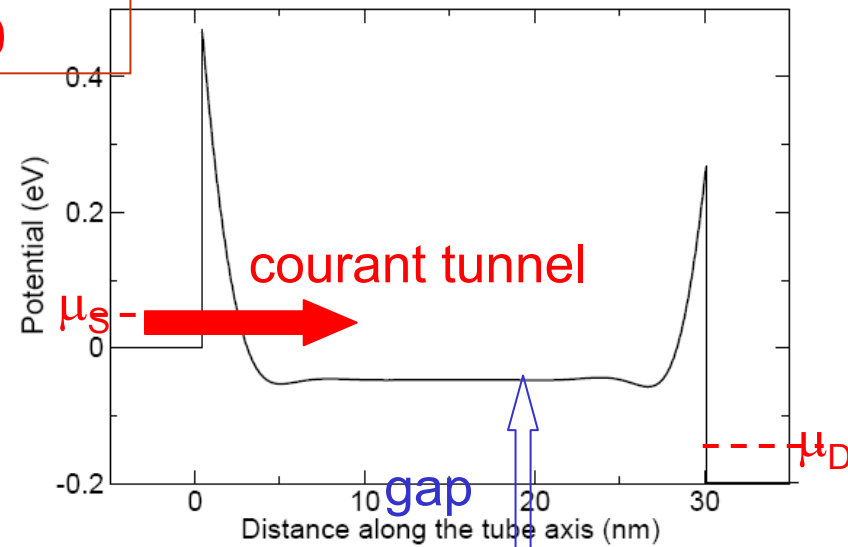
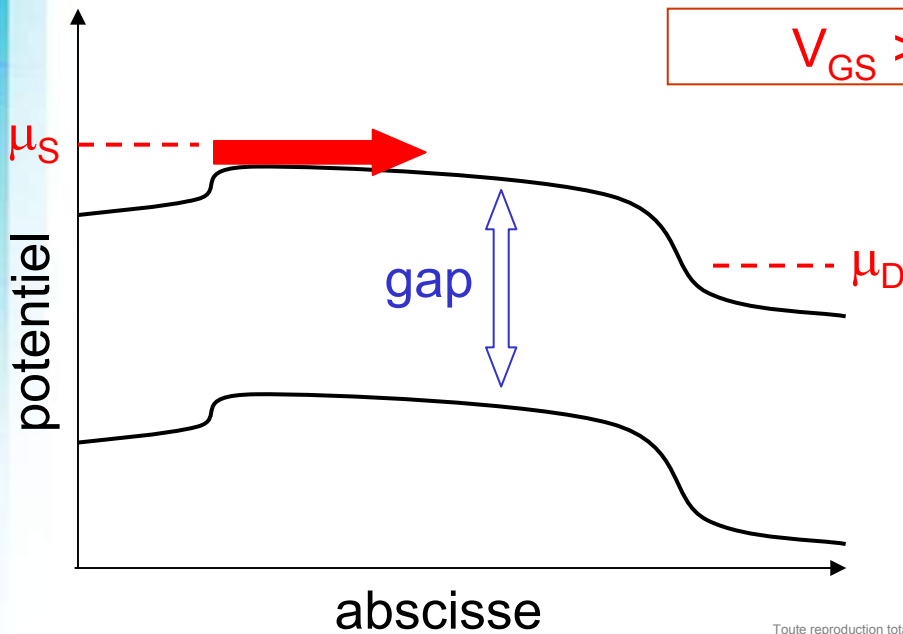


Deux types de transistors à nanotubes

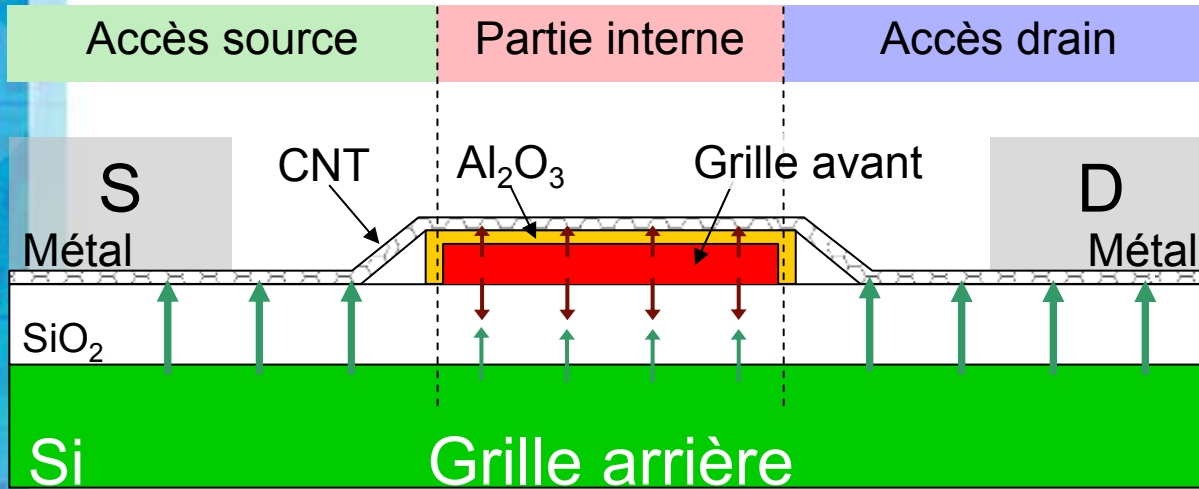
CNFET à contacts ohmiques conventionnel, « MOS-like »



CNFET à contacts Schottky
SB-CNFET



Troisième type : le DG-CNFET



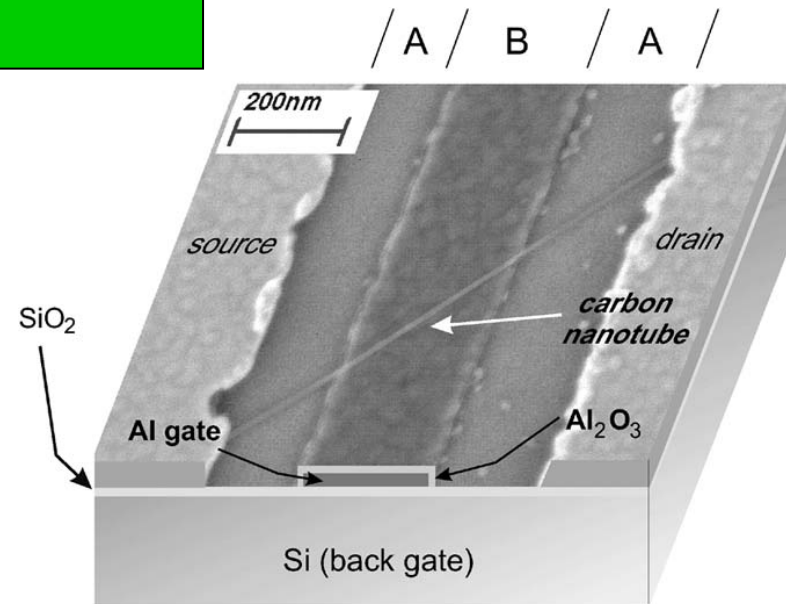
Réalisé par IBM

Grille arrière supplémentaire = possibilité de reconfiguration



$V_{BG} > 0 \text{ V} \Rightarrow \text{N type}$

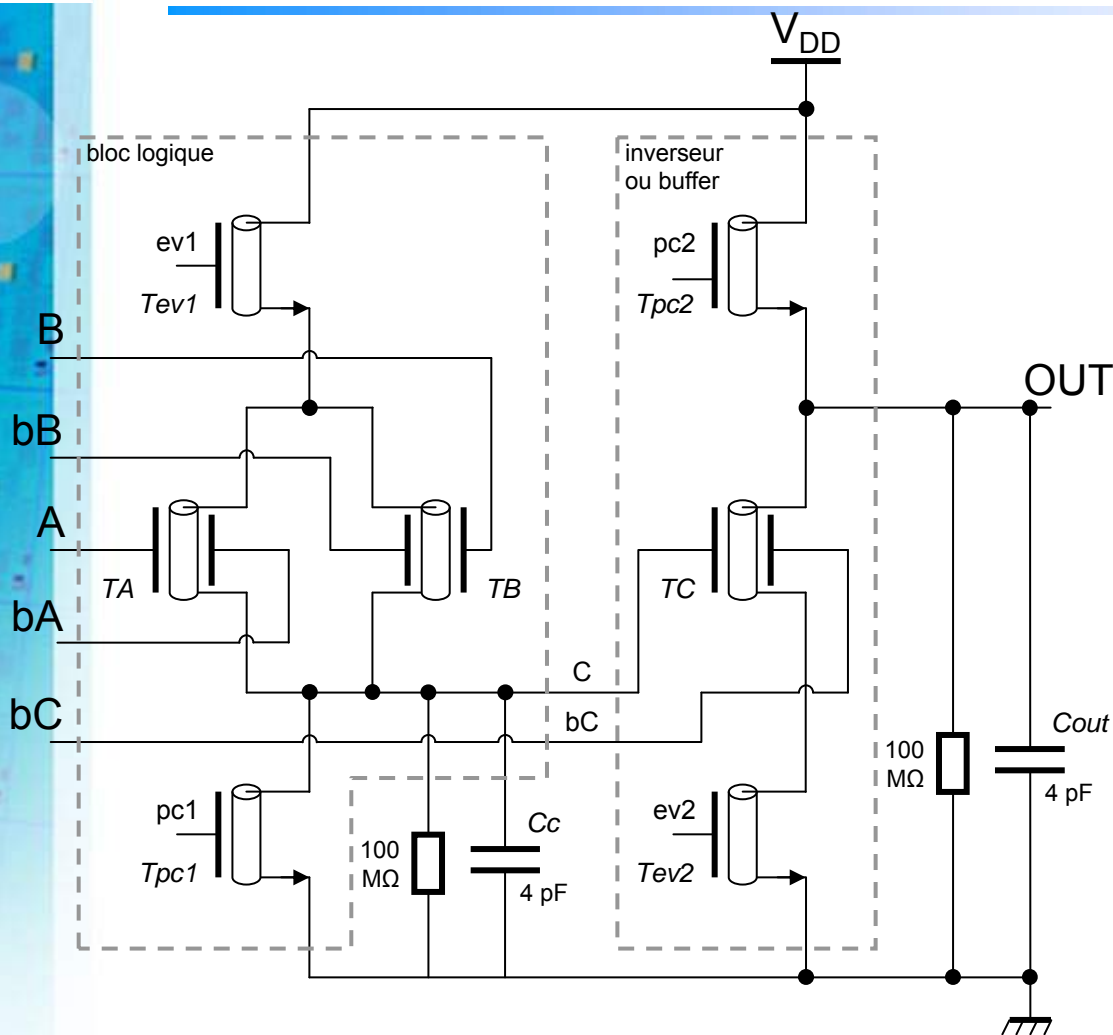
$V_{BG} < 0 \text{ V} \Rightarrow \text{P type}$



Y.-M. Lin, J. Appenzeller, J. Knoch et P. Avouris, IEEE Transactions on Nanotechnology, vol. 4, no. 5, pp. 481-489, 2005.

© CEA 2009. Tous droits réservés. Toute reproduction totale ou partielle sur quelque support que ce soit ou utilisation du contenu de ce document est interdite sans l'autorisation écrite préalable du CEA. All rights reserved. Any reproduction in whole or in part on any medium or use of the information contained herein is prohibited without the prior written consent of CEA.

Application : porte logique reconfigurable



V_{bA}	V_{bB}	V_{bC}	C	OUT
V_{DD}	V_{DD}	V_{DD}	$A + B$	$\overline{A + B}$
V_{DD}	V_{DD}	0	$A + B$	$A + B$
V_{DD}	0	V_{DD}	$A + \overline{B}$	$\overline{A \cdot B}$
V_{DD}	0	0	$A + \overline{B}$	$A + \overline{B}$
0	V_{DD}	V_{DD}	$\overline{A} + B$	$A \cdot \overline{B}$
0	V_{DD}	0	$\overline{A} + B$	$\overline{A} + B$
0	0	V_{DD}	$\overline{A \cdot B}$	$A \cdot B$
0	0	0	$\overline{A \cdot B}$	$\overline{A \cdot B}$

→ Projet ANR
"NANOGRAIN"
Appel Arpège

I. O'Connor, J. Liu, F. Gaffiot, F. Prégaldiny, C. Lallement, C. Maneux, J. Goguet, S. Frégonèse, T. Zimmer, L. Anghel, T.-T. Dang et R. Leveugle, « CNTFET modeling and reconfigurable logic circuit design », *IEEE Transactions on Circuits And Systems I: Regular papers*, vol. 54, no. 11, pp. 2365-2379, 2007.

© CEA 2008. Tous droits réservés.
Toute reproduction totale ou partielle sur quelque support que ce soit ou utilisation du contenu de ce document est interdite sans l'autorisation écrite préalable du CEA.
All rights reserved. Any reproduction in whole or in part on any medium or use of the information contained herein is prohibited without the prior written consent of CEA.

Modèle compact pour le DG-CNFET

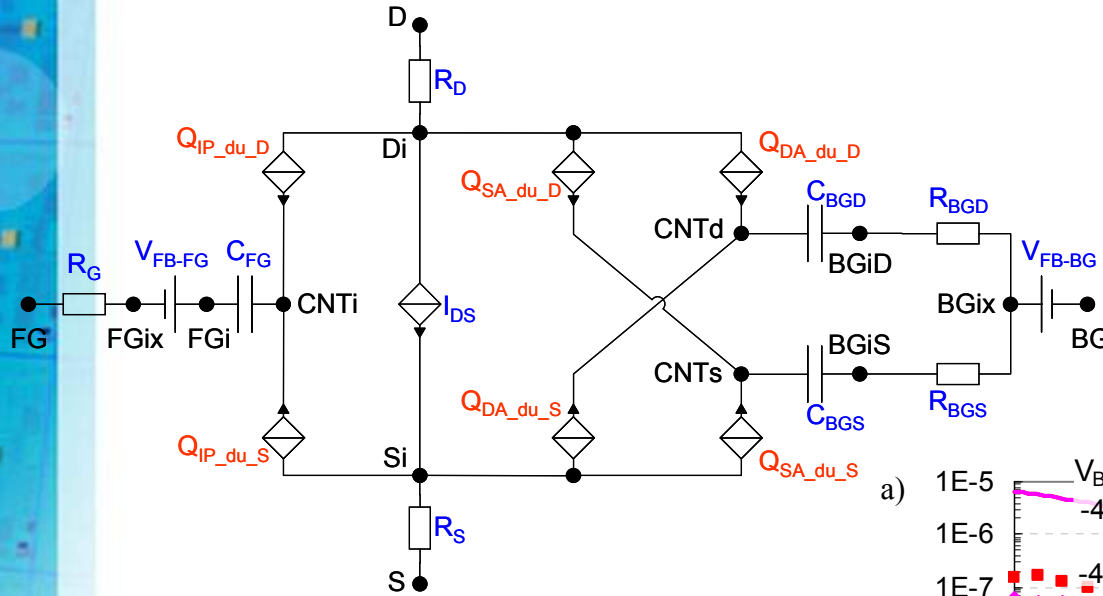
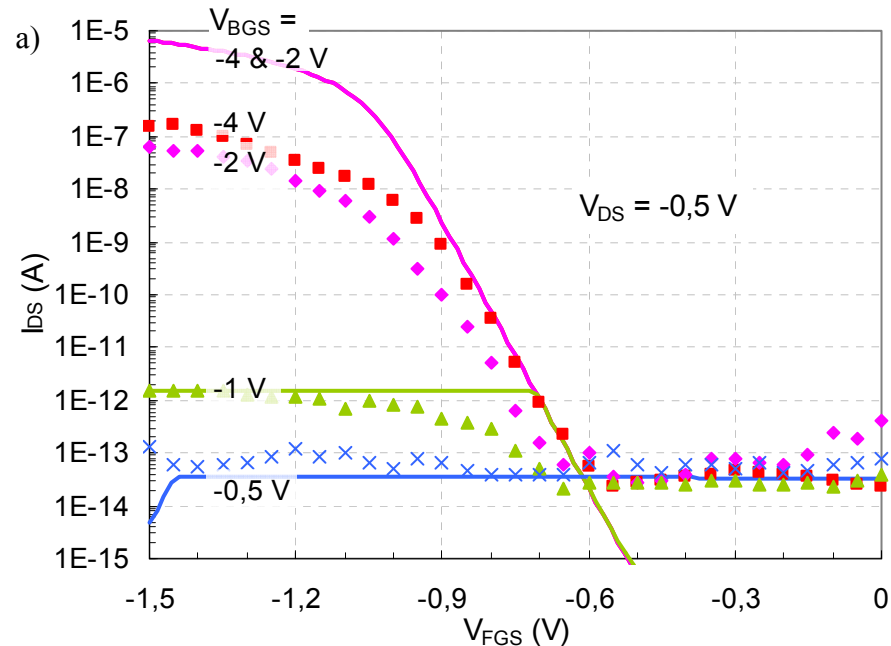


Schéma électrique équivalent

Comparaison des résultats issus du modèle compact et des mesures réalisées par IBM

Ecart sûrement lié à la non-idéalité des contacts

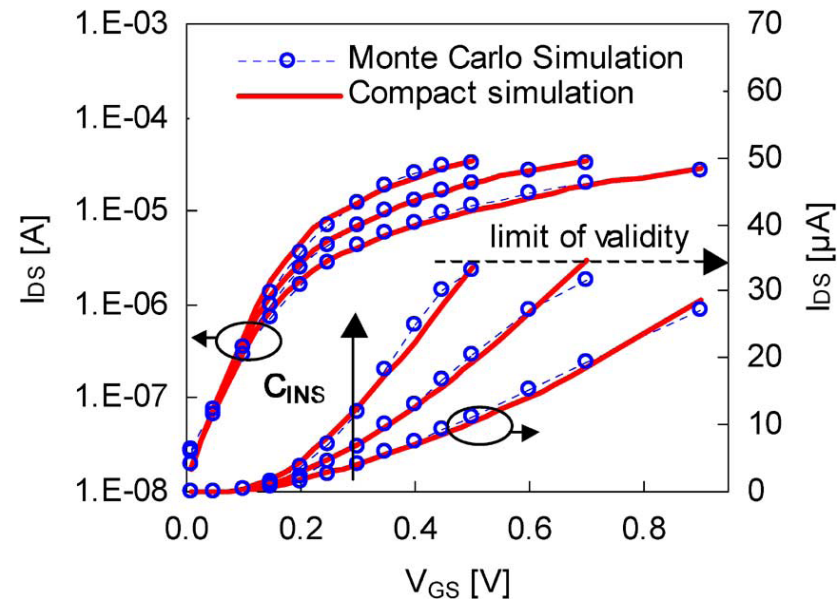
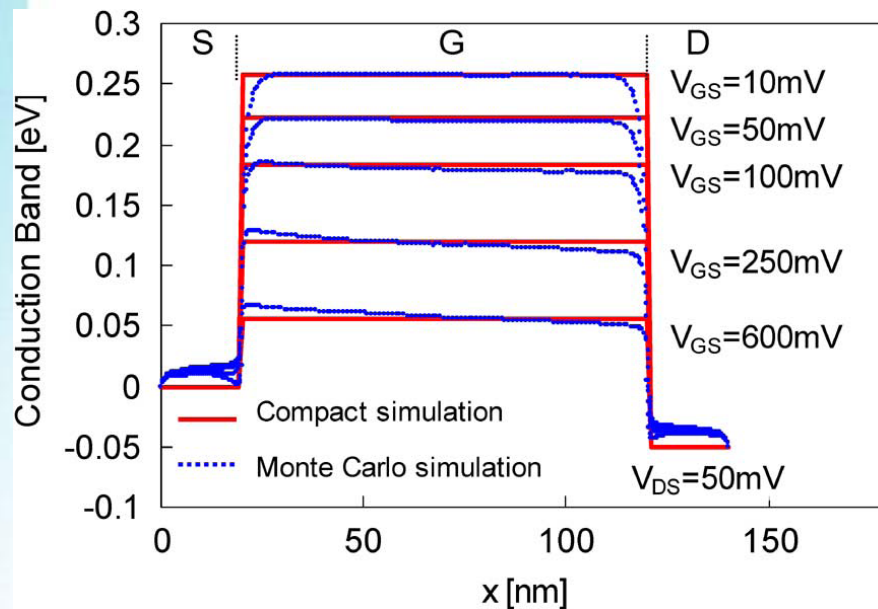


Validation des modèles compacts

Simulation Monte-Carlo semi-classique pour
le CNFET conventionnel



→ bon accord avec le modèle compact



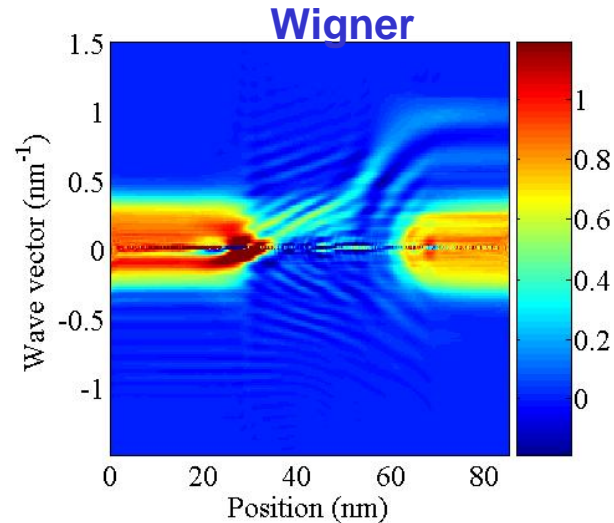
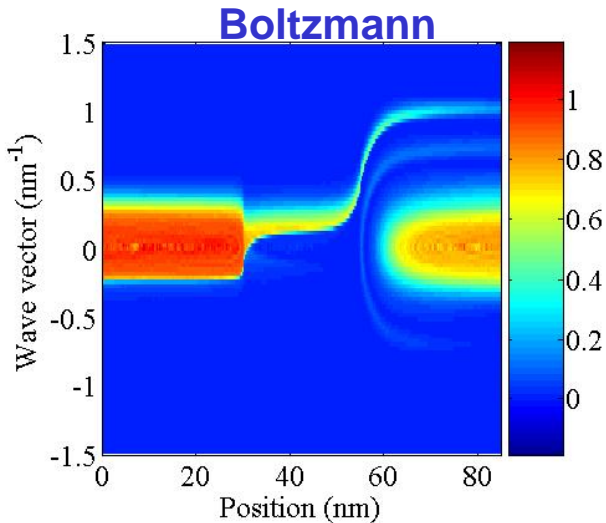
S. Frégonèse et al., *IEEE Transactions on Electron Devices*, 2008, 55, 1317-1327

Validité de l'approximation du transport
semi-classique ?

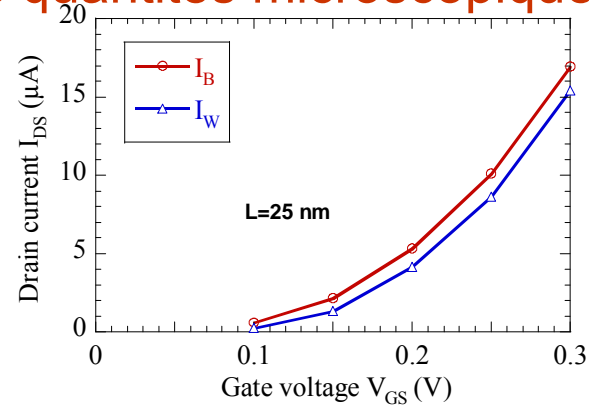
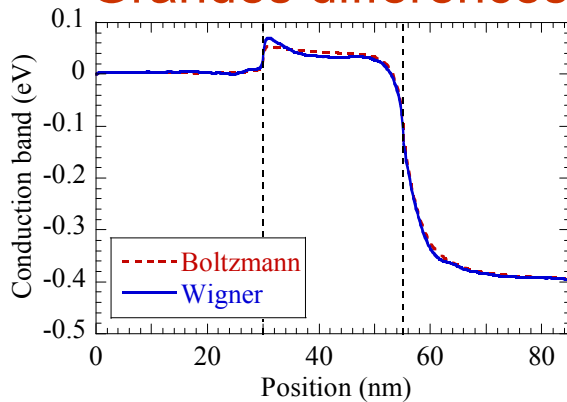
Comparaison semi-classique/quantique



Simulation Monte Carlo d'un CNFET ohmique



Grandes différences sur les quantités microscopiques



Peu de différence sur les caractéristiques courant-tension

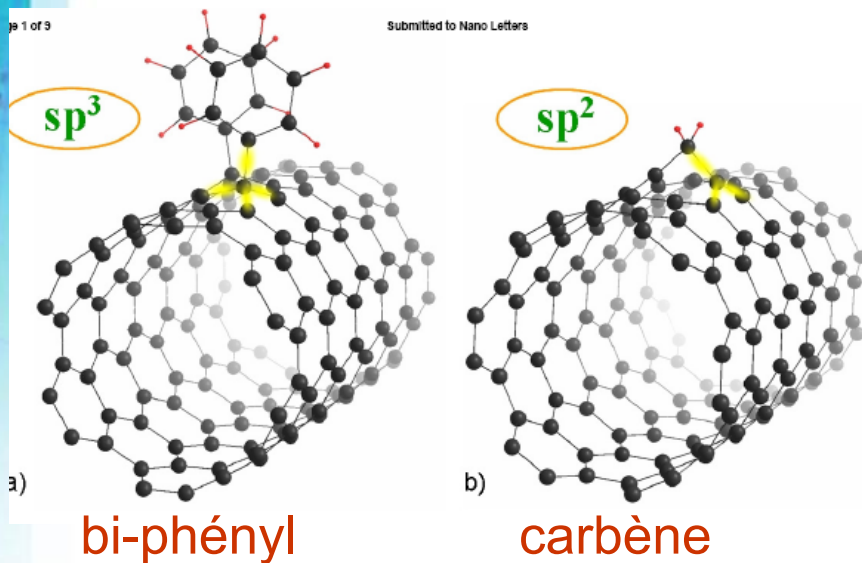
Le problème des contacts métal/nanotube

- Le caractère Schottky ou ohmique des contacts dépend de la nature du métal, du diamètre du nanotube, et de l'environnement
→ forte source de dispersion technologique
- Schottky-CNFET : le courant I_{ON} peut varier d'un facteur 10^4 d'un transistor à l'autre
- Même pour les accès dopés (CNFET conventionnel ou DG-CNFET), la qualité des contacts est peu contrôlable

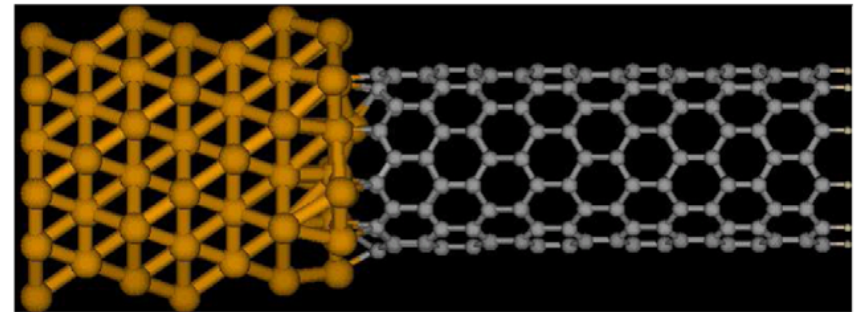
Apport des simulations atomistiques

- Théorie de la fonctionnelle de la densité (DFT).
- Calcul de l'état fondamental (positions atomiques relaxées, densité électronique).
- Limité à des molécules ou mailles cristallines de quelques centaines d'atomes.

Nanotubes fonctionnalisés

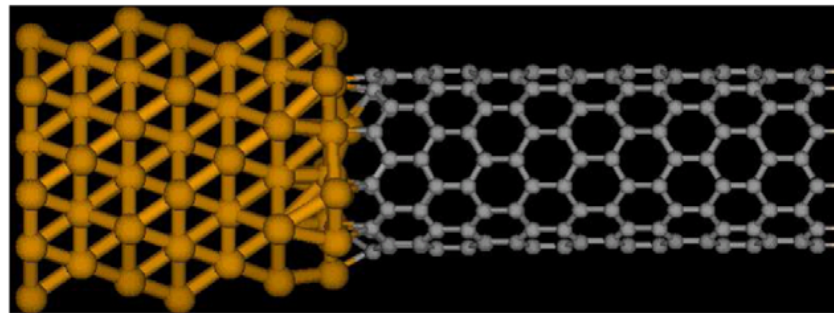


Contact Palladium/nanotube

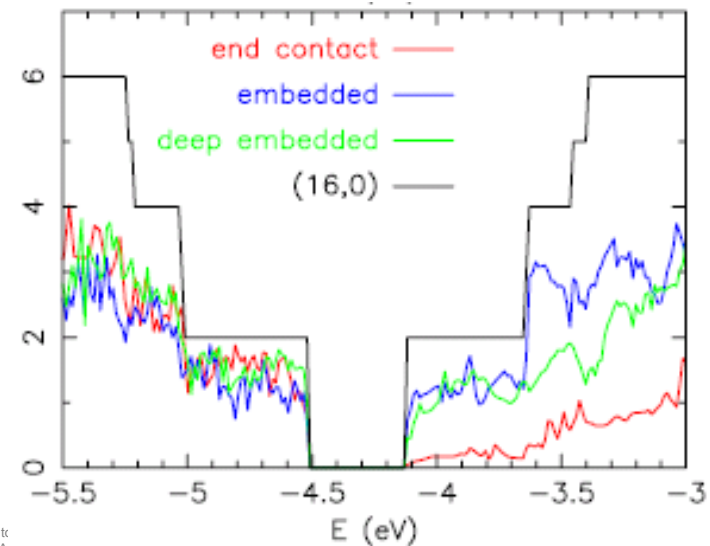
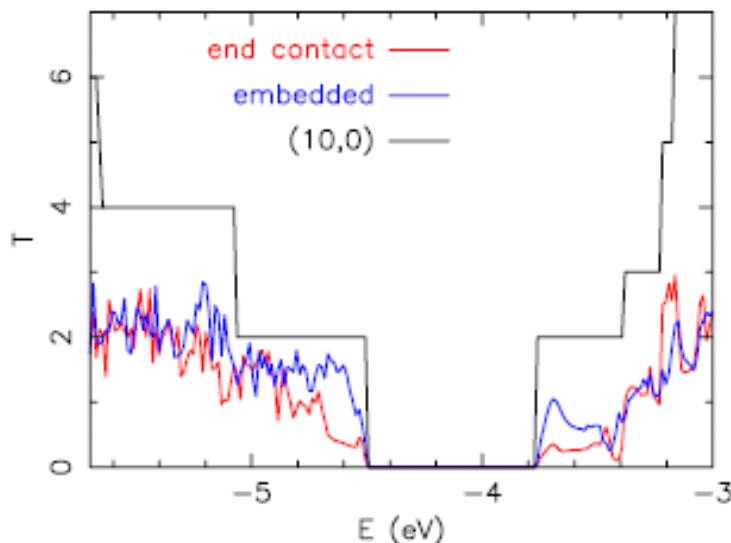


Simulation *ab initio* des contacts

Contacts Palladium / nanotubes (10,0) à (16,0)
Système neutre, non soumis à un potentiel de grille



Transmission en fonction de l'énergie pour différents diamètres et différentes géométries d'interface :

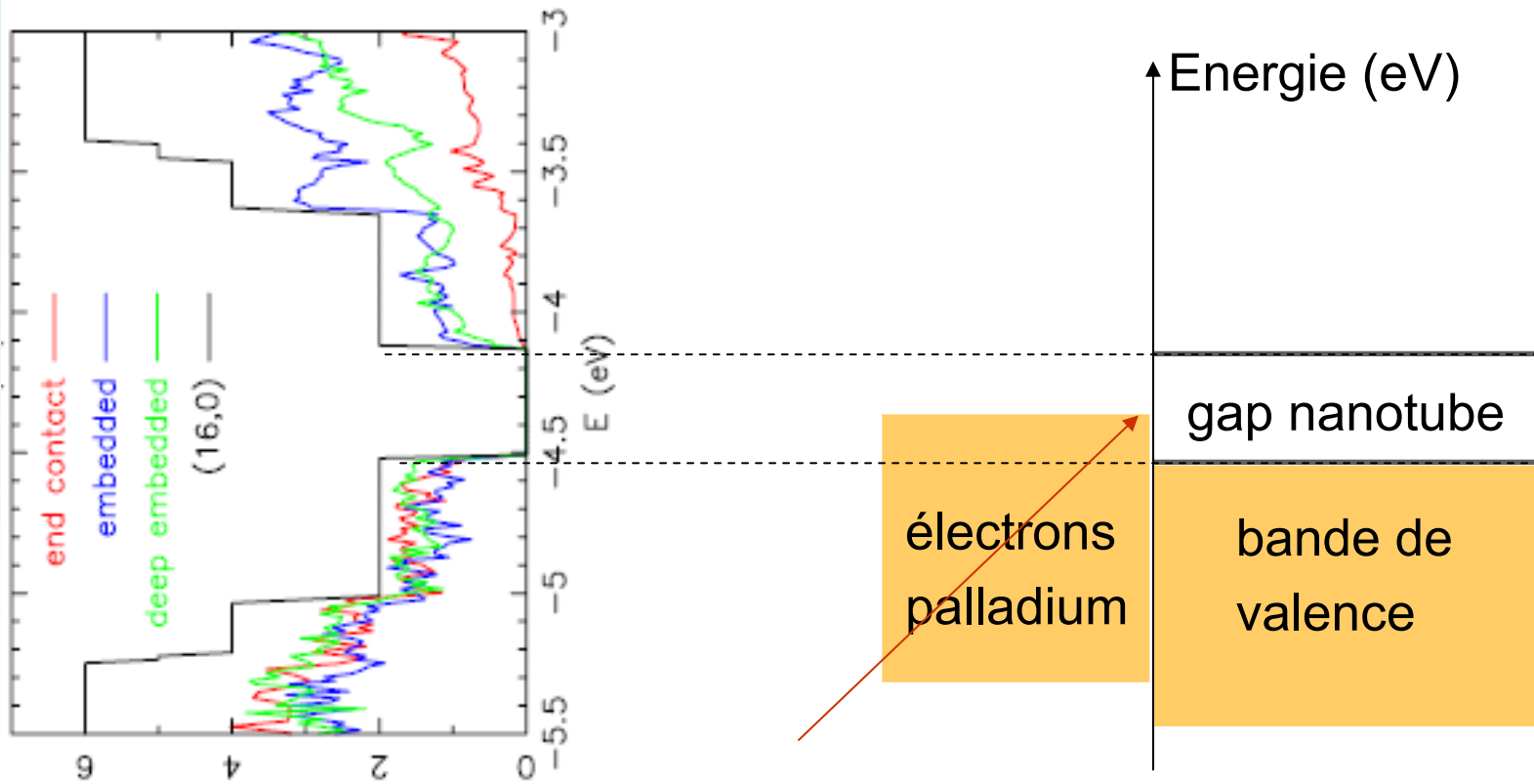


reproduction to
rights reserved. A

Tous droits réservés.
écrite préalable du CEA
r written consent of CEA

Questions à résoudre

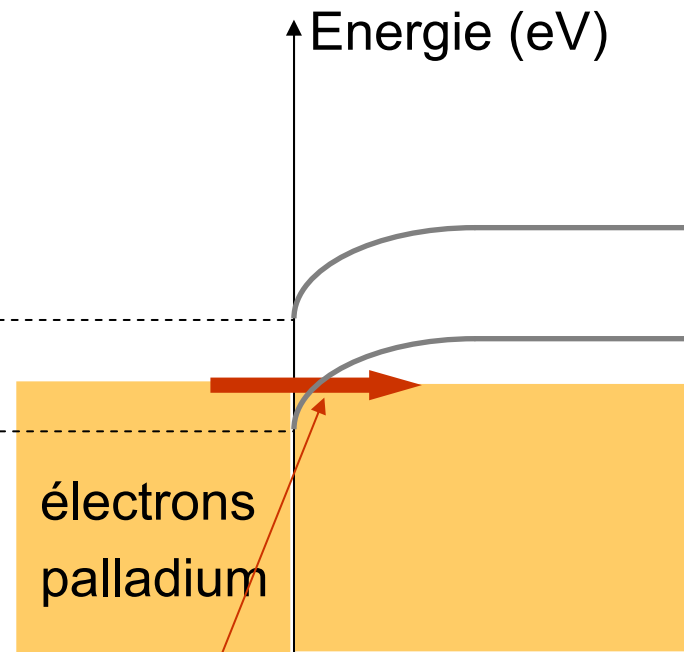
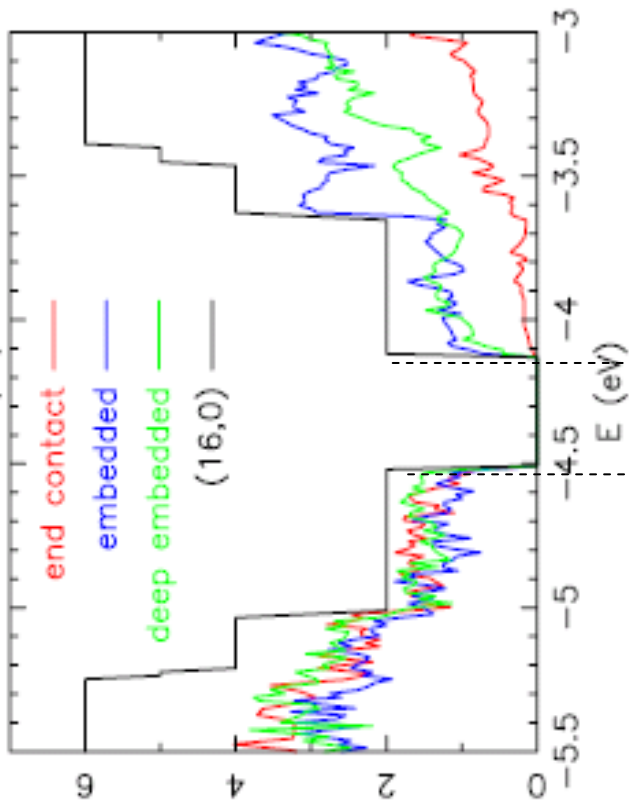
La transmission obtenue nous donne peu d'informations sur le courant dans un transistor



Position du niveau de Fermi du palladium ?
Revient à déterminer la hauteur de barrière
Schottky

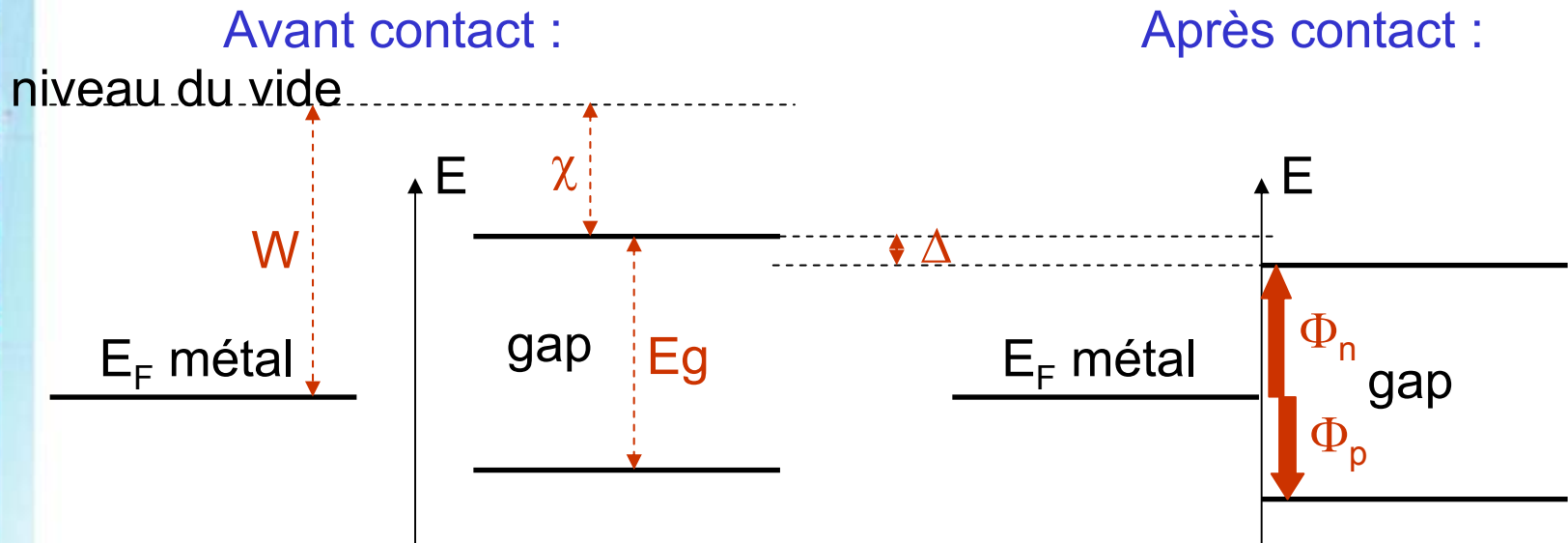
Questions à résoudre

La transmission obtenue nous donne peu d'informations sur le courant dans un transistor



Valeur de la transmission tunnel quand les bandes sont courbées par une tension de grille ?

Notion de barrière Schottky



Barrière Schottky pour les électrons : $\Phi_n = W - \chi - \Delta$

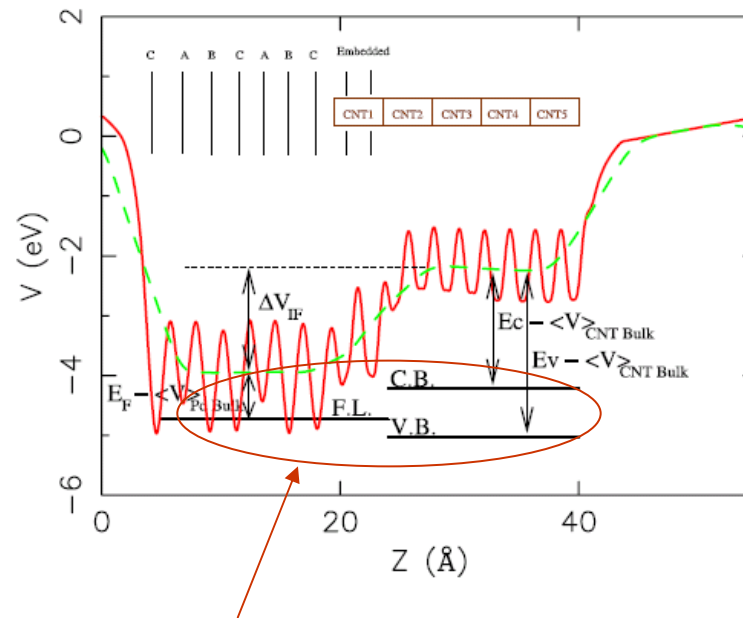
Barrière Schottky pour les trous : $\Phi_p = E_g + \chi - W + \Delta$

Δ est la correction due aux MIGS (metal induced gap states)
qui créent un dipôle à l'interface

Ce dipôle est pris en compte par le calcul ab initio

Evaluation de la barrière Schottky

A partir du calcul ab initio sur la jonction métal/nanotube, on ne peut pas extraire les positions des bandes d'énergie. On peut seulement extraire le profil de potentiel :



Par comparaison avec les matériaux massifs isolés, on place les niveaux d'énergie relativement au potentiel moyen, de part et d'autre de l'interface.

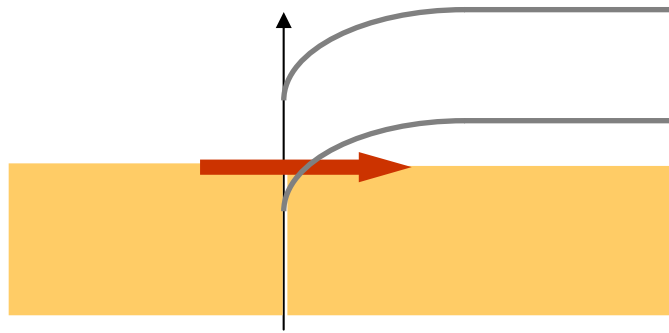
Premiers résultats Palladium/nanotube

- La contribution des MIGS est faible pour le Palladium
- La barrière Schottky pour les trous s'annule quand le diamètre du nanotube augmente
- Accord qualitatif avec l'argument de F. Léonard et J. Tersoff (« Role of Fermi-level pinning in nanotube Schottky diodes », Phys. Rev. Lett. 84 (2000) 4693–4696)

C. Adessi et al., Comptes Rendus de l'Académie des Sciences 10, p. 305 (2009)

Perspectives

- Etude d'autres contacts métalliques : Au, Al, Rh
- Lien avec la simulation du dispositif :



- Prise en compte des contacts non-idéaux dans les modèles compacts.
- Projets NANOGRAIN (architectures) et NANOSIM_Graphène (simulation ab initio)

Partenaires

Simulation Monte Carlo des dispositifs



IEF Orsay

Philippe Dollfus

Sylvie Retailleau

Nguyen Huu Nha

Damien Querlioz (→ Stanford)

Calculs ab initio

LPMCN Lyon

Christophe Adessi

Manuel Cobian

Institut Néel Grenoble

Xavier Blase



Modélisation compacte et simulation de circuits

IMS Bordeaux

Cristell Maneux

Sébastien Frégonèse

Johnny Goguet

Montassar Najari

Thomas Zimmer



let

Simulation du transport quantique

CEA Grenoble

...phan Roche (DSM/INAC)

Alejandro Lopez-Bezanilla

François Triozon



Paramètres DG-CNTFET: IBM vs modèle

Paramètres technologiques du composant mesuré par IBM :

- un nanotube de diamètre autour de 1,4 nm,
- une longueur de canal (pour chaque région) de 200 nm,
- des constantes diélectriques d'isolant de grille avant et arrière de 5 et 3,9 respectivement,
- une épaisseur d'isolant de grille avant de 4 nm,
- des épaisseurs d'isolant de grille arrière d'accès source et drain de 10 nm

Paramètres technologiques utilisés pour les simulations :

- un nanotube de chiralité $(n, m) = (6, 14)$, soit un diamètre de 1,392 nm,
- une longueur de canal (pour chaque région) de 200 nm,
- des constantes diélectriques d'isolant de grille avant et arrière de 5 et 3,9 respectivement,
- une épaisseur d'isolant de grille avant de 4 nm,
- des épaisseurs d'isolant de grille arrière d'accès source et drain de 10 nm,
- des tensions de bandes plates V_{FB-FG} et V_{FB-BG} de -600 et -690 mV respectivement,
- des résistances d'accès série de drain, grille, source et grille arrière de 25 k Ω , 10 Ω , 25 k Ω et 70 Ω respectivement.