

Objectifs

- Conception et développement d'un accéléromètre très bas coût, de dimension $< 0.05\text{mm}^2$
- Approche hybride MEMS/NEMS, compatible avec une co-intégration de type « in-IC ».
- Applications grand public de type téléphonie mobile

Etat des développements

Définition du marché et des spécifications	✓
Conception d'un accéléromètre résonant 8g - Classe 10^{-3} - Surface $< 0.05\text{mm}^2$	✓
Conception d'une électronique basse tension ($< 2.5\text{V}$)	✓
Développement technologique (briques) d'une filière innovante combinant M&NEMS	✓
Analyse de faisabilité de la co-intégration MEMS/CMOS	En cours (07/09)
Réalisation technologique du démonstrateur (run 1)	En cours (12/08)

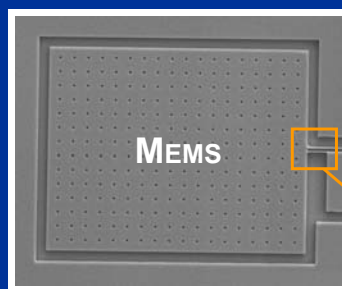
Réalisation technologique de l'ASIC	En cours (12/08)
Conception / réalisation d'un banc de caractérisation	En cours (01/09)
Caractérisations MEMS et ASIC (run 1) seuls	A venir (02/09)
Réalisation technologique du démonstrateur final (run 2)	A venir (./09)
Wafer-level packaging (run 2)	A venir (./09)
Caractérisation Capteur Final (run 2)	A venir (03/10)

Principe capteur résonant M&NEMS

$$f := f_0 \cdot \sqrt{1 + F_{\text{inertie}} \frac{0.293 \cdot L^2}{E \cdot (t \cdot l) \cdot l^2}}$$

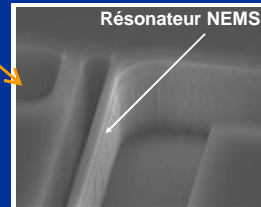
↓
section de la poutre

Réduire la section du résonateur sans réduire la masse permet d'augmenter la sensibilité



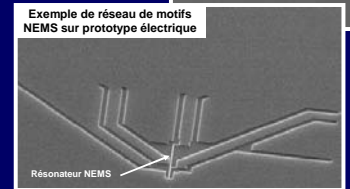
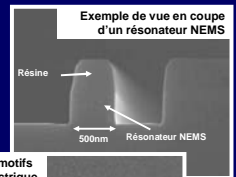
Masse inertielle épaisse (MEMS) : $120 \times 100 \times 2 \mu\text{m}^3$

Approche Technologique



Résonateur fin de détection (NEMS) : $5 \times 0.25 \times 0.5 \mu\text{m}^3$

Développement NEMS



NEMS : larg.=250nm, ép.= 500nm
entrefer = 250nm

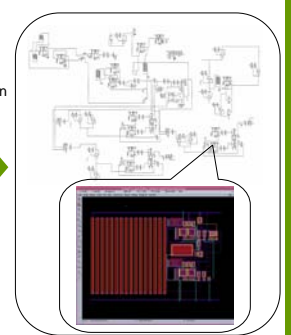
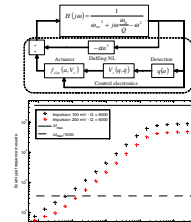
Banc de caractérisation

P: 10^{-6} à 760 Torr
T: -100 à +150°C
Chambres sous-vide



Conception ASIC

- Actionnement et détection électrostatiques (actionnement par impulsions)
- Modélisation haut-niveau (Simulink)
- Conception électronique (HCMOS9 120nm)
- Validation haut-niveau de l'électronique de détection



Intérêt de M&NEMS par rapport à une approche MEMS conventionnelle :

- Gain de la surface : **x5**
- Performance : **classe 10^{-3}**
- Compatible **co-intégration "in-IC"**
- Possibilité de capteurs **3D intégrés**